

PUB-NO: DE019743767A1

DOCUMENT-IDENTIFIER: DE 19743767 A1

---

TITLE: Surface mountable semiconductor chip  
housing

PUBN-DATE: July 2, 1998

INVENTOR-INFORMATION:

NAME

KIM, JIN-SUNG

COUNTRY

KR

---

ASSIGNEE-INFORMATION:

NAME

LG SEMICON CO LTD

COUNTRY

KR

APPL-NO: DE19743767

APPL-DATE: October 2, 1997

PRIORITY-DATA: KR09673492A ( December 27, 1996)

INT-CL (IPC): H01L023/02

EUR-CL (EPC): H01L023/13 ; H01L023/498, H01L023/24 ,  
H01L023/31 , H01L023/498  
, H05K003/34

US-CL-CURRENT: 257/E23.004, 257/E23.069 , 257/E23.072 ,  
257/E23.125  
, 257/E23.14

ABSTRACT:

CHG DATE=19990905 STATUS=O>A surface mountable  
semiconductor chip housing  
has double-layered solder bumps (3) as external connections  
on the underside of  
the housing body (2). Preferably, each solder bump has a

solder layer (5) of  
90/10 Sn/Pb alloy on a flat metal support layer (4),  
preferably a 45  $\mu$  thick  
copper thin film, with an intermediate adhesion promoting  
plated metal layer

~~(6) preferably of Ni-Au or Sn-Pb alloy. Also claimed is a~~  
process for  
producing a surface mountable chip housing by (a) producing  
a support layer, in  
electrical connection with an external connection electrode  
at the underside of  
the connection substrate acting as a housing body; and (b)  
joining a solder  
layer to the support layer so that, after the chip moulding  
step in production  
of the housing, a double-layered solder bump is obtained.



19 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

12 **Offenlegungsschrift**  
10 **DE 197 43 767 A 1**

51 Int. Cl.<sup>6</sup>:  
**H 01 L 23/02**

21 Aktenzeichen: 197 43 767.2  
22 Anmeldetag: 2. 10. 97  
43 Offenlegungstag: 2. 7. 98

DE 197 43 767 A 1

30 Unionspriorität:  
73492/96 27. 12. 96 KR  
71 Anmelder:  
LG Semicon Co., Ltd., Cheongju, KR  
74 Vertreter:  
TER MEER STEINMEISTER & Partner GbR  
Patentanwälte, 81679 München

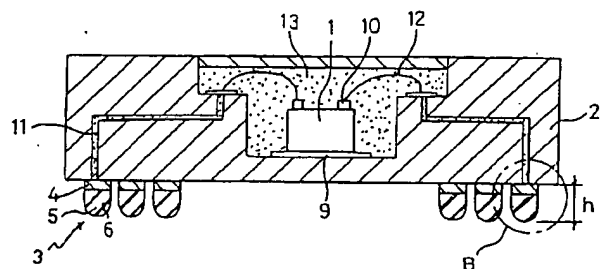
72 Erfinder:  
Kim, Jin-Sung, Cheongju, KR

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

54 Halbleiterchip-Gehäuse für Oberflächenmontage sowie Verfahren zum Herstellen desselben

57 Es werden eine LötmitteIstruktur für ein BGA- oder LGA-Gehäuse zur Oberflächenmontage eines Halbleiterchips sowie ein Verfahren zum Herstellen eines solchen Gehäuses angegeben. Das Gehäuse umfaßt einen Gehäusekörper (2) mit einer darin ausgebildeten Verbindung und einem darin aufgenommenen Halbleiterchip (1), wobei doppelschichtige Löthöcker (6) als externe Verbindungsanschlüsse an der Unterseite des Gehäusekörpers angebracht sind.



DE 197 43 767 A 1

## Beschreibung

Die Erfindung betrifft ein Halbleiterchip-Gehäuse für Oberflächenmontage, im folgenden als Gehäuse bezeichnet, und spezieller betrifft sie eine Lötstruktur für BGA(Ball Grid Array = Kugelrasterfeld mit halbkugeligen Kontaktflecken)- oder ein LGA(Land Grid Array = Flächenrasterfeld mit flächenförmigen Kontaktflecken)-Gehäuse; außerdem betrifft sie ein Verfahren zum Herstellen eines derartigen Gehäuses.

Fig. 1 zeigt ein herkömmliches BGA-Gehäuse mit einem Feld von Lötkegeln 8, die anstelle von Zuleitungen auf der Rückseite eines Gehäusekörpers 2 eines Verbindungssubstrats vorhanden sind, wobei dieses Gehäuse eine kleinere Gehäusefläche als ein QFP(Quad Flat Package = Quadrat-Flachbaustein)-Gehäuse aufweist, und es ist dahingehend gegenüber einem QFP-Gehäuse von Vorteil, daß es keine Verformung von Zuleitungen zeigt.

Nachfolgend werden Schritte zum Herstellen eines BGA-Gehäuses veranschaulicht.

Nach dem Herstellen einer integrierten Schaltung auf einem Wafer werden Halbleiterchips 1 auf dem Wafer durch Zersägen desselben abgetrennt. Auf ein Verbindungssubstrat, auf dem Verbindungsleitungen ausgebildet sind, wird ein Überzug aus einem Kleber 9 aufgetragen, auf den ein abgetrennter Halbleiterchip 1 aufgeklebt wird. Nach Fertigstellung des Aufklebens des Chips erfolgt ein Drahtbonden, bei dem auf dem Halbleiterchip 1 ausgebildete Bondflecke 10 und jeweilige Verbindungsleitungen 11 auf dem Verbindungssubstrat durch feine Metalleitungen 12 miteinander verbunden werden. Nach dem Drahtbonden wird der Halbleiterchip 1 durch eine EMC (Epoxy Molding Compound = Epoxid-Gießverbindung) 13 vergossen. Nach Abschluß des Vergießvorgangs wird ein Flußmittel-Beschichtungsschritt ausgeführt, bei dem eine Lötpaste mit vorbestimmtem Muster übertragen wird, um ein Flußmittel auf die Unterseite des Gehäusekörpers 2, der als Verbindungssubstrat ausgebildet ist, durch Siebdruck aufzutragen. Nach der Flußmittelbeschichtung werden Lötmittelegeln 8 auf dem beschichteten Flußmittel 14 mit vorbestimmtem Muster auf der Unterseite des Gehäusekörpers 2 angebracht, die rückgeschmolzen werden, um sie fest mit dem Gehäusekörper 2 zu verbinden. Danach wird durch Reinigen und Markieren ein fertiggestelltes BGA-Gehäuse hergestellt. Wenn die Wärmeexpansionskoeffizienten des Gehäusekörpers 2 des Verbindungssubstrats sowie einer Montageplatine (nicht dargestellt) nicht identisch sind, kann dieses BGA-Gehäuse schlechte Auswirkungen auf den Gehäusekörper 2 haben.

Die Fig. 2 und 3 veranschaulichen ein BGA-Gehäuse, wie es in JP-A-8-46084 offenbart ist, um schlechte Auswirkungen, wie sie von nicht übereinstimmenden Wärmeausdehnungskoeffizienten des Gehäusekörpers 2 und der Montageplatine herrühren, zu verhindern, was nachfolgend beschrieben wird.

Gemäß den Fig. 2 und 3 umfaßt das BGA-Gehäuse einen großen Gehäusekörper 2, in dem unter gegenseitiger Verbindung Verbindungsmusterfilme 16, die auf die Unterseite des Gehäusekörpers 2 aufgebracht sind, wobei jeweils eine elastische Schicht 15 eingefügt ist und Lötmittelegeln 8 ausgebildet sind, die als externe Verbindungsanschlüsse dienen. Der Verbindungsmusterfilm 16 enthält seinerseits einen elektrisch isolierenden Trägerfilm 17 und ein darauf ausgebildetes Verbindungsmuster 18. Ein Ende des auf dem Trägerfilm 17 ausgebildeten Verbindungsmusters 18 ist mit einer Lötmittelegel 8 verbunden, die den externen Verbindungsanschluß bildet, während das andere Ende elektrisch mit einer internen Verbindung 11 verbunden ist, die im Gehäusekörper 2 ausgebildet ist. Im Betrieb absorbiert die ela-

stische Schicht 15 des BGA-Gehäuses gemäß dem obigen System die Differenz der Wärmeausdehnungen zwischen dem Gehäusekörper 2 und der Montageplatine, um die Lötverbindung zu schützen. Der Herstellprozeß für das BGA-Gehäuse, wie im Dokument JP-A-8-46084 offenbart, ist identisch mit dem zuvor erläuterten Herstellprozeß für ein herkömmliches Gehäuse, mit Ausnahme des Schritts des Anbringens des Verbindungsmusterfilms und der elastischen Schicht 15.

Jedoch führt der wesentliche Befestigungsprozeß für die Lötmittelegel 8 beim obengenannten herkömmlichen BGA-Gehäuseherstellprozeß zu verschiedenen Problemen, die eine Produktivitätsverringering verursachen. Es bestehen nämlich Probleme nicht nur dahingehend, daß der Lötmittelegel-Befestigungsprozeß auszuführen ist, der hohe Ausrüstungskosten bei niedrigem Investitionsrückfluß erfordert, sondern daß auch dann, wenn eine der auf den Gehäusekörper 2 aufgelöteten Lötmittelegeln von der Befestigungsfläche abfallen sollte, ein erneutes Anbringen einer Lötmittelegel schwierig ist, was Gehäusedefekte verursacht.

Außerdem besteht beim herkömmlichen BGA-Gehäuseherstellprozeß das Problem, daß die Zuverlässigkeit der Lötmittelegelverbindung und die Zuverlässigkeit bei der anschließenden Gehäusemontage nicht mehr verbessert werden können, da eine Beschränkung hinsichtlich des Hochstehens (Höhe "h" in Fig. 2) der Lötmittelegel 8 beim herkömmlichen Befestigungsverfahren besteht, bei dem vorbereitete Lötmittelegeln am Verbindungssubstrat befestigt werden. D. h., daß dann, wenn die Wärmeexpansionskoeffizienten des Gehäusekörpers 2 und des Montagesubstrats nicht übereinstimmen, die Tendenz besteht, daß die auf den Verbindungsteil zwischen der Lötmittelegel 8 und dem Montagesubstrat ausgeübte Scherkraft, wie sie von dieser Differenz herrührt, die Lötmittelegelverbindung während des Betriebs des auf eine Montageplatine montierten BGA-Gehäuses zerstört wird, da die Lötmittelegel 8 nur wenig hochsteht, so daß bei diesem Verfahren zum Befestigen von Lötmittelegeln das Problem besteht, daß die Lebensdauer von Gehäusen verringert ist.

Der Erfindung liegt die Aufgabe zugrunde, ein Gehäuse und ein Verfahren zum Herstellen desselben zu schaffen, durch die die Zuverlässigkeit der Lötmittelegelverbindung und die Zuverlässigkeit der Gehäusemontage verbessert sind.

Diese Aufgabe ist hinsichtlich des Gehäuses durch Anspruch 1 und hinsichtlich des Verfahrens durch Anspruch 16 gelöst.

Zusätzliche Merkmale und Aufgaben der Erfindung werden in der folgenden Beschreibung dargelegt und gehen teilweise aus dieser hervor, ergeben sich aber andererseits auch beim Ausüben der Erfindung: Die Aufgaben und andere Vorteile der Erfindung werden durch die Konstruktion erzielt, wie sie speziell in der Beschreibung, den Ansprüchen und den beigefügten Zeichnungen dargelegt ist.

Es ist zu beachten, daß sowohl die vorstehende allgemeine Beschreibung als auch die folgende detaillierte Beschreibung beispielhaft und erläuternd für die beanspruchte Erfindung sind.

Die beigefügten Zeichnungen, die beigefügt sind, um das Verständnis der Erfindung zu fördern, veranschaulichen Ausführungsbeispiele der Erfindung und dienen zusammen mit der Beschreibung dazu, deren Prinzipien zu erläutern.

Fig. 1 ist ein Längsschnitt, der ein Beispiel eines herkömmlichen BGA-Gehäuses für Halbleiterchips zeigt;

Fig. 2 ist ein Längsschnitt, der ein anderes Beispiel eines herkömmlichen BGA-Gehäuses für Halbleiterchips zeigt;

Fig. 3 ist eine vergrößerte Ansicht des Teils "A" in Fig. 2;

Fig. 4 ist ein Längsschnitt, der ein Gehäuse gemäß einem

ersten Ausführungsbeispiel der Erfindung zeigt;

Fig. 5 ist eine vergrößerte Ansicht des Teils "B" in Fig. 4;

Fig. 6 und 7 veranschaulichen andere Ausführungsbeispiele des Teils "B" in Fig. 4; und

Fig. 8 ist ein Längsschnitt, der ein Gehäuse gemäß einem zweiten Ausführungsbeispiel der Erfindung zeigt.

Nun wird im einzelnen auf die bevorzugten Ausführungsbeispiele der Erfindung Bezug genommen, die teilweise in den beigefügten Zeichnungen veranschaulicht sind.

Gemäß den Fig. 4 und 5 umfaßt das Gehäuse gemäß dem ersten Ausführungsbeispiel der Erfindung einen Gehäusekörper 2 mit einer darin ausgebildeten Verbindungsanordnung und einem darin aufgenommenen Halbleiter 1 sowie doppelschichtige Lötöcker 3, die externe Verbindungsanschlüsse darstellen, die mit der Unterseite des Gehäusekörpers 2 verbunden sind. Wie es in Fig. 5 dargestellt ist, verfügt jeder der doppelschichtigen Lötöcker 3 über eine Doppelschicht aus einer ebenen Trägerschicht 4 und einer mit dieser verbundenen Lötmittelschicht 5. Die Trägerschicht 4 auf dem Gehäusekörper 2 besteht aus Metall mit einer Dicke von 45 µm, wie durch Photoätzen hergestellt, oder sie wird durch primäres Photoätzen und elektrolytische oder nicht-elektrolytische Kupferplattierung mit einer Dicke von 45 µm hergestellt, damit der doppelschichtige Lötöcker 3 höher absteht. Außerdem ist an der Oberfläche der Trägerschicht 4 aus einem Cu-Dünnsfilm eine Metallplattierung 6 aus einer Ni · Au- oder einer Sn · Pb-Legierung ausgebildet, um für größere Haftfestigkeit der daran anzubringenden Lötmittelschicht 5 zu sorgen. Die Höhe der Metallplattierung 6 auf der Trägerschicht 4 entspricht einer Dicke von 5–40 µm im Fall einer Plattierung mit einer Ni · Au-Legierung, und einer Dicke von 10–100 µm im Fall einer Plattierung aus einer Sn · Pb-Legierung. Dann wird durch Siebdruck eine Lötmittelpaste mit einem vorbestimmten Muster, wie auf eine Metallmaske aufgetragen, auf die Trägerschicht 4 übertragen, um die Lötmittelschicht 5 mit 100–500 µm auszubilden. Demgemäß hat der doppelschichtige Lötöcker 3 aus der Trägerschicht 4 und der Lötmittelschicht 5 eine Minimalhöhe von 150 µm. Das Grundzusammensetzungsverhältnis von Sn und Pb beim Herstellen der Plattierung 6 aus der Sn · Pb-Legierung und der Lötmittelschicht 5 beträgt 90 : 10, und es kann Ag hinzugesetzt sein, um die Oberflächenhärte der Plattierung 6 und der Lötmittelschicht 5 zu erhöhen. Auch kann, wie es in den Fig. 6 und 7 dargestellt ist, eine Vertiefung 7a oder ein Vorsprung 7b in der Trägerschicht 4 ausgebildet sein, um die Kontaktfläche zwischen ihr und der Lötmittelschicht 5 zu erhöhen.

Nun wird ein Ausführungsbeispiel für das erfindungsgemäße Verfahren zum Herstellen des doppelschichtigen Lötöckers 3 beschrieben. Dieser wird mittels zweier Schritte an der Unterseite des Gehäusekörpers 2 hergestellt, nämlich durch Herstellen der Trägerschicht 4 beim Herstellen des Verbindungssubstrats im Gehäusekörper 2, gesondert vom Herstellschritt für das Gehäuse, und durch Herstellen der Lötmittelschicht 5, was nach dem Gießschritt erfolgt, der ein Schritt zum Herstellen des Gehäuses ist.

D. h., daß im ersten Schritt die Trägerschicht 4 und die Metallplattierung 6 mit einer Gesamtdicke von 50–150 µm beim Schritt des Herstellens des Verbindungssubstrats, gesondert vom Schritt des Herstellens des Gehäuses, ausgebildet werden; dabei wird zunächst die Trägerschicht 4 aus einem Kupfer-Dünnsfilm, der ein Trägerfilm ist, mit einer Dicke von mindestens 45 µm durch Photoätzen oder durch elektrolytische oder nicht-elektrolytische Kupferplattierung nach einem Primär-Photoätzvorgang hergestellt. Unter diesen Bedingungen wird eine Metallplattierung 6 aus einer Ni · Au- oder einer Sn · Pb-Legierung auf der Trägerschicht 4 ausgebildet, um für größere Haftfestigkeit zwischen der

Trägerschicht 4 und der Lötmittelschicht 5 zu sorgen, die im folgenden Gehäuseherstellungsprozeß durch Siebdruck hergestellt wird. Wenn die Gesamtdicke des doppelschichtigen Lötöckers 3 betrachtet wird, erfolgt die Plattierung vorzugsweise mit einer Dicke von 5–40 µm im Fall einer Ni · Au-Legierung und mit einer Dicke von 10–100 µm im Fall einer Sn · Pb-Legierung. Nach dem Herstellen der Trägerschicht 4 auf dem Verbindungssubstrat im Gehäusekörper 2 werden Chipbond-, Drahtbond- und Gießprozesse aufeinanderfolgend ausgeführt.

Nach Abschluß des Gießprozesses wird ein Schritt zum Herstellen der Lötmittelschicht 5 ausgeführt, der der zweite Schritt zum Herstellen des doppelschichtigen Lötöckers 3 ist. D. h., daß Druckbonden, durch das der Halbleiterchip 1 mit dem Verbindungssubstrat verbunden wird, Drahtbonden, bei dem feine Metalleitungen 12 beim elektrischen Verbinden der Bondkissen 10 auf dem Halbleiterchip 1 mit den Verbindungsleitungen im Verbindungssubstrat im Gehäusekörper verwendet werden, und ein Gießprozeß, bei dem der Halbleiterchip 1 mit EMC vergossen wird, aufeinanderfolgend ausgeführt werden.

Nach Abschluß des Vergießvorgangs wird der Gehäusekörper 2 mit der Oberseite nach unten gedreht, um auf den Boden desselben eine Metallmaske aufzusetzen, die eine Beschichtung einer Lötmittelpaste mit vorbestimmtem Muster aufweist, um einen Siebdruckvorgang zum Übertragen der Lötmittelpaste von der Metallmaske auf die Metallplattierung 6 auf der auf dem Verbindungssubstrat ausgebildeten Trägerschicht 4 auszuführen, um dadurch die Lötmittelschicht 5 in Form einer Platte herzustellen. Unter Berücksichtigung der Gesamtdicke des doppelschichtigen Lötöckers 3 wird die Lötmittelschicht 5 durch den Siebdruckvorgang auf der Metallplattierung 6, die auf die Trägerschicht aufgetragen ist, mit einer Dicke von 100–500 µm ausgebildet. Das Grundzusammensetzungsverhältnis von Sn und Pb beim Herstellen der Plattierung 6 aus einer Sn · Pb-Legierung und der Lötmittelschicht 5 beträgt 9 : 10, wobei Ag zugesetzt werden kann, um die Oberflächenhärte der Plattierung 6 und der Lötmittelschicht 5 zu erhöhen. Auch kann, wie es in den Fig. 6 und 7 dargestellt ist, eine Vertiefung 7a oder ein Vorsprung 7b in der Trägerschicht 4 hergestellt werden, um die Kontaktfläche zwischen ihr und der Lötmittelschicht 5 zu erhöhen, was für eine größere Zwischenflächen-Haftkraft zwischen der Trägerschicht 4 und der Lötmittelschicht 5 sorgt.

Nach dem Siebdruckvorgang wird die Lötmittelschicht 5 einer Wärmebehandlung zum Aufschmelzen unterzogen, damit sie sich an ihrem Ende durch Oberflächenspannung abrundet, um die Herstellung des doppelschichtigen Lötöckers 3 abzuschließen.

D. h., daß das erfindungsgemäße Verfahren zum Herstellen eines Gehäuses folgende Schritte umfaßt: Herstellen einer Trägerschicht 4 auf der Unterseite des Verbindungssubstrats beim Herstellen desselben in einem Gehäusekörper 2 für elektrisches Anschließen an eine externe Verbindungselektrode im Verbindungssubstrat und darauffolgendes Verbinden einer Lötmittelschicht 5 mit der Trägerschicht 4, wie auf dem Verbindungssubstrat vorab nach einem Gießschritt ausgebildet, um dadurch einen doppelschichtigen Lötöcker 3 auszubilden, wodurch die Produktivität beim Gehäuseherstellungsprozeß und die Zuverlässigkeit der Verbindung zwischen dem doppelschichtigen Lötöcker 3 und einer Montageplatine, wenn das Gehäuse auf einer solchen montiert wird, verbessert sind.

Fig. 8 ist ein Längsschnitt, der ein Gehäuse gemäß einem zweiten Ausführungsbeispiel der Erfindung zeigt, wobei es sich um eine Anwendung auf ein LGA-Gehäuse vom Typ mit einem nach oben gerichteten Hohlraum handelt, wobei

folgende Schritte ausgeführt werden: ein Drahtbondschrift zur Verwendung feiner Metalleitungen 12 beim elektrischen Verbinden der Bondkissen 10 mit den Verbindungsleitungen 11 im Verbindungssubstrat, wenn der Halbleiterchip 1 auf dem Gehäusekörper 2 im Verbindungssubstrat montiert wird, und ein Gießschritt zum dichten Einschließen des Halbleiterchips 1 auf der Oberseite des Gehäusekörpers 2 durch EMC 13.

So verbessert der erfindungsgemäße doppelschichtige Lötöcker 3, der leicht bei beliebigen Gitteraster-Gehäusen, wie LGA- und BGA-Gehäusen, anwendbar ist, die Anbringungszuverlässigkeit einer Lötmittelverbindung am Gehäuse und verlängert die Montagelebensdauer des Gehäuses.

Durch Ersetzen des komplizierten Schritts beim herkömmlichen Gehäuseherstellungsprozeß zum Anbringen der Lötmittekkugel 8 durch einen einfachen Schritt kann die Erfindung die Produktivität des Gehäuseherstellungsprozesses verbessern. D. h., da ein Verbindungssubstrat in den Gehäuseherstellungsprozeß unter der Bedingung eingeführt wird, daß beim Schritt der Herstellung des Verbindungssubstrats vorab eine Prägerschicht 4 eines doppelschichtigen Lötöckers hergestellt wird, was es ermöglicht, einen Siebdruck- und Aufschmelzvorgang zum Herstellen einer Lötmittelschicht 5 beim Gehäuseherstellungsprozeß auf einfache Weise auszuführen, daß die Erfindung die Produktivität des Gehäuseherstellungsprozesses verbessern kann.

Während der herkömmliche Gehäuseherstellungsprozeß teure Ausrüstung zum Anbringen von Lötmittekkugeln 8 am Verbindungssubstrat erfordert, benötigt das erfindungsgemäße Verfahren zum Herstellen eines Gehäuses nur eine billige Siebdruckausrüstung, wodurch die Erfindung Kostenersparnisse erleichtert und den Investierkosten-Rückfluß verbessert.

Da beim erfindungsgemäßen Gehäuse der doppelschichtige Lötöcker 3 doppelt so hoch wie beim herkömmlichen Gehäuse mit Lötmittekkugel 8 hochsteht, kann die Erfindung die Zuverlässigkeit der Lötmittelverbindung mehr als verdoppeln (auf Grundlage einer Versuchsgleichung zum Erzielen der Zuverlässigkeit). Darüber hinaus kann dann, wenn in der Trägerschicht 4 die Vertiefung 7a oder der Versprung 7b ausgebildet ist, die Montagezuverlässigkeit mehr als drei Mal verbessert werden.

Außerdem kann das erfindungsgemäße Gehäuse Kosten bei der Herstellung des Verbindungssubstrats einsparen und die Produktivität bei der Herstellung desselben sogar im Vergleich mit dem Fall des herkömmlichen LGA-Gehäuses verbessern, bei dem als erhabene Bereiche ausgebildete Anschlüsse als externe Verbindungsanschlüsse verwendet werden, und es kann bei Montage auf einer Montageplatine verbesserte Lebensdauer zeigen.

So kann die Erfindung durch Verbessern der Lötmittelstruktur und des Herstellverfahrens für ein BGA- oder LGA-Gehäuse, also einem Halbleiterchip-Gehäuse für Oberflächenmontage, nicht nur die Zuverlässigkeit der Lötmittelverbindung und die Montagezuverlässigkeit des Gehäuses verbessert werden, sondern auch die Produktivität beim Herstellen des Gehäuses.

#### Patentansprüche

1. Halbleiterchip-Gehäuse für Oberflächenmontage, mit einem Gehäusekörper (2), in dem Verbindungsleitungen ausgebildet sind und in dem ein Halbleiterchip (1) aufgenommen ist, **gekennzeichnet durch** doppelschichtige Lötöcker (3), die als externe Verbindungsanschlüsse an der Unterseite des Gehäusekörpers ausgebildet sind.

2. Gehäuse nach Anspruch 1, dadurch gekennzeichnet, daß jeder doppelschichtige Lötöcker eine Trägerschicht (4) aus einem ebenen Metall und eine auf diese aufgetragene Lötmittelschicht (5) aufweist.

3. Gehäuse nach Anspruch 2, dadurch gekennzeichnet, daß die Trägerschicht (4) aus einem Kupfer-Dünnschicht besteht.

4. Gehäuse nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, daß die Trägerschicht (4) mit einer Dicke von 45 µm auf dem Gehäusekörper (2) ausgebildet ist.

5. Gehäuse nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, daß die Trägerschicht (4) eine Vertiefung (7a) aufweist, um für eine größere Kontaktfläche zur Lötmittelschicht (5) zu sorgen.

6. Gehäuse nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß die Trägerschicht (4) einen Vorsprung (7b) aufweist, um für eine größere Kontaktfläche zur Lötmittelschicht (5) zu sorgen.

7. Gehäuse nach einem der vorstehenden Ansprüche, gekennzeichnet durch eine auf der Trägerschicht (4) ausgebildete Metallplattierung (6), um für größere Haftfestigkeit zwischen der Trägerschicht und der Lötmittelschicht (5) zu sorgen.

8. Gehäuse nach Anspruch 7, dadurch gekennzeichnet, daß die Metallplattierung (6) aus einer Ni · Au-Legierung besteht.

9. Gehäuse nach Anspruch 7, dadurch gekennzeichnet, daß die Metallplattierung (6) aus einer Sn · Pb-Legierung besteht.

10. Gehäuse nach Anspruch 8, dadurch gekennzeichnet, daß die Metallplattierung (6) eine Dicke von 5–40 µm aufweist.

11. Gehäuse nach Anspruch 8, dadurch gekennzeichnet, daß die Metallplattierung (6) eine Dicke von 10–100 µm aufweist.

12. Gehäuse nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, daß die Lötmittelschicht (5) aus einer Sn · Pb-Legierung besteht.

13. Gehäuse nach Anspruch 12, dadurch gekennzeichnet, daß das Grundzusammensetzungsverhältnis von Sn und Pb in der Lötmittelschicht 90 : 10 beträgt.

14. Gehäuse nach Anspruch 9, dadurch gekennzeichnet, daß die Metallplattierung der Sn · Pb-Legierung ein Grundzusammensetzungsverhältnis von Sn und Pb von 90 : 10 aufweist.

15. Gehäuse nach einem der Ansprüche 11 oder 12, dadurch gekennzeichnet, daß der plattierenden Sn · Pb-Legierung und der Lötmittelschicht Ag zugesetzt sind, um für größere Oberflächenhärte der Sn · Pb-Legierung zu sorgen.

16. Verfahren zum Herstellen eines Halbleiterchip-Gehäuses für Oberflächenmontage, gekennzeichnet durch die folgenden Schritte:

(1) Herstellen einer Trägerschicht, die elektrisch mit einer externen Anschlußelektrode in einem Verbindungssubstrat an der Unterseite desselben verbunden ist, beim Herstellen des Verbindungssubstrats, bei dem es sich um einen Gehäusekörper handelt; und

(2) Verbinden einer Lötmittelschicht mit der auf dem Verbindungssubstrat ausgebildeten Trägerschicht vorab, damit nach einem Chipgießschritt, der ein Schritt beim Gehäuseherstellungsprozeß ist, ein doppelschichtiger Lötöcker vorliegt.

17. Verfahren nach Anspruch 16, gekennzeichnet durch den Schritt des Herstellens einer Metallplattierung auf der Trägerschicht nach dem Schritt (1), um für eine stärkere Grenzflächen-Haftkraft zwischen der Trä-

gerschicht und der Lötmittelschicht zu sorgen.

18. Verfahren nach Anspruch 17, dadurch gekennzeichnet, daß die Metallplattierung aus einer Ni · Au-Legierung hergestellt wird.

19. Verfahren nach Anspruch 17, dadurch gekennzeichnet, daß die Metallplattierung aus einer Sn · Pb-Legierung hergestellt wird. 5

~~20. Verfahren nach einem der Ansprüche 16 bis 19,~~  
dadurch gekennzeichnet, daß die Trägerschicht aus einem Metall durch Photoätzen hergestellt wird. 10

21. Verfahren nach einem der Ansprüche 16 bis 19, dadurch gekennzeichnet, daß die Trägerschicht aus Metall durch elektrolytisches oder nicht-elektrolytisches Kupferplattieren nach einem ersten Photoätzvorgang ausgeführt wird. 15

22. Verfahren nach einem der Ansprüche 16 bis 21, dadurch gekennzeichnet, daß die Lötmittelschicht dadurch schichtweise mit der Trägerschicht verbunden wird, daß ein Siebdruckvorgang ausgeführt wird, bei dem eine Lötmittelpaste auf einer Metallmaske auf die Trägerschicht übertragen wird. 20

23. Verfahren nach einem der Ansprüche 16 bis 22, gekennzeichnet durch den Schritt des Wiederaufschmelzens der Lötmittelschicht durch eine Wärmebehandlung zum Ausbilden eines runden Endes derselben. 25

24. Verfahren nach Anspruch 22, dadurch gekennzeichnet, daß die Dicke der stapelförmigen durch Siebdruck mit der Trägerschicht verbundenen Lötmittelschicht 100–500 µm beträgt. 30

25. Verfahren nach einem der Ansprüche 16 bis 24, dadurch gekennzeichnet, daß der doppelschichtige Löt-  
höcker aus der Trägerschicht und der mit dieser verbundenen Lötmittelschicht eine Minimalhöhe von 150 µm aufweist. 35

Hierzu 3 Seite(n) Zeichnungen

40

45

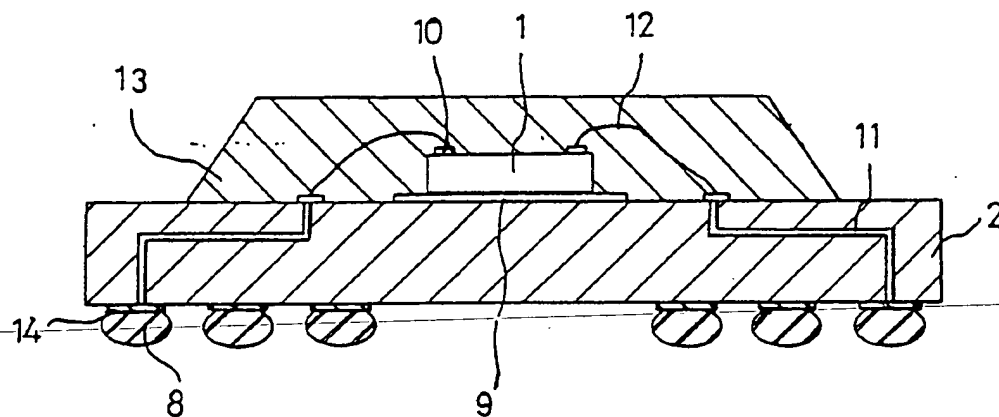
50

55

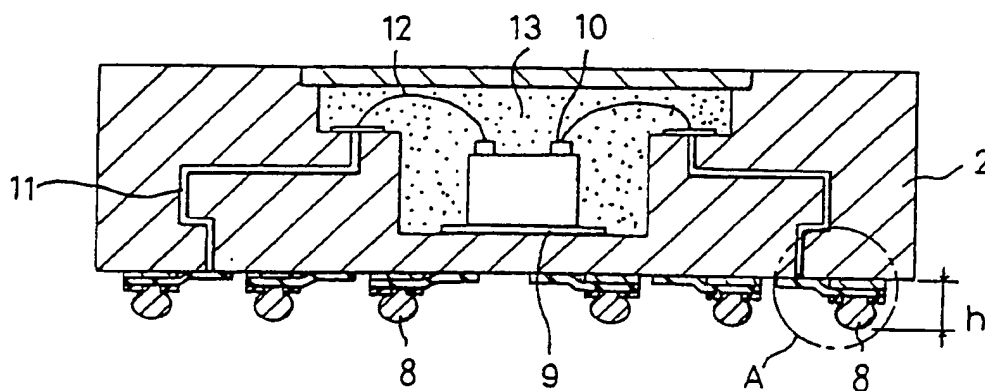
60

65

**FIG. 1**  
STAND DER TECHNIK



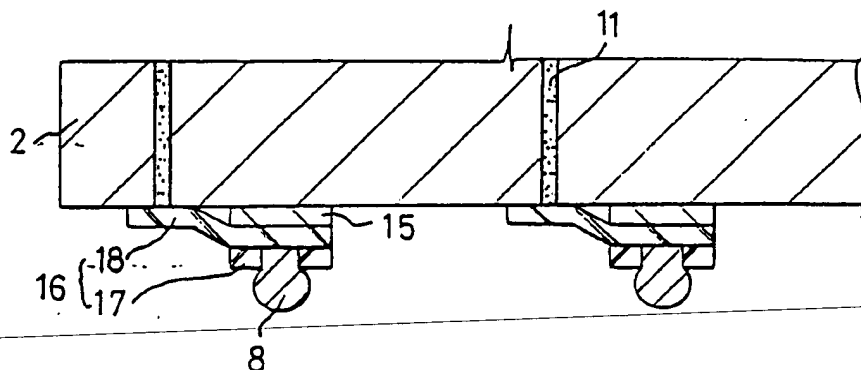
**FIG. 2**  
STAND DER TECHNIK



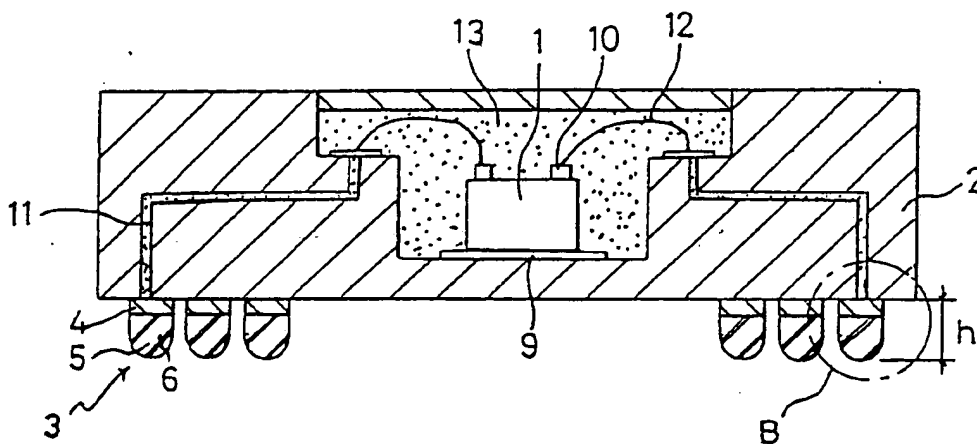


**FIG. 3**

STAND DER TECHNIK



**FIG. 4**



**FIG. 5**

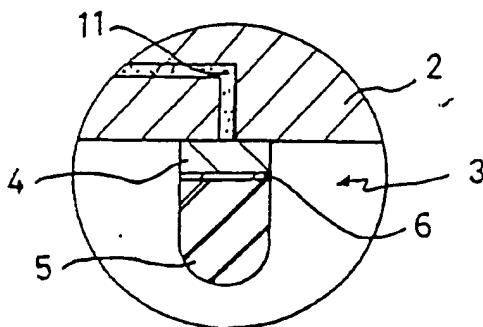


FIG. 6

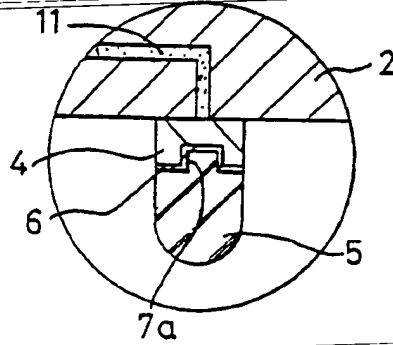


FIG. 7

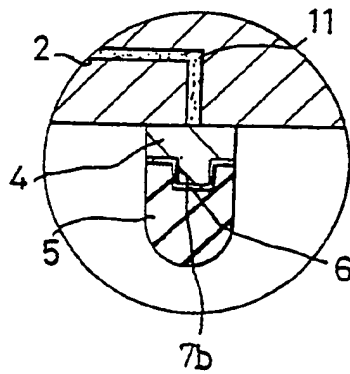


FIG. 8

